

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**



This Page Blank (uspto)



Behördenamt

DE 3639065 A1

㉗ Anmelder:  
Robert Bosch GmbH, 7000 Stuttgart, DE

㉘ Erfinder:  
Nitschke, Werner, 7157 Ditzingen, DE; Weller, Hugo,  
7141 Oberriexingen, DE; Drobny, Wolfgang,  
Dipl.-Ing., 7122 Besigheim, DE; Taufer, Peter, 7253  
Renningen, DE; Jeenicke, Edmund, 7141  
Schwieberdingen, DE

㉙ Verfahren und Vorrichtung zur Überwachung rechnergesteuerter Stellglieder

Bei der Überwachung rechnergesteuerter Stellglieder besteht das Problem, fehlerhafte Stellgrößen rechtzeitig zu erkennen. Mit den bisher bekannten Maßnahmen zur Überwachung war es nicht möglich, die Auswirkungen fehlerhafter auf ein Stellglied einwirkender Steuersignale zu verhindern.

Die Erfindung schafft hier Abhilfe, indem die Steuersignale am Ausgang eines Prozessrechners einer Auswerteschaltung zugeführt werden und während der Prüfzeit die Weitergabe des Steuersignals an den Eingang des Stellgliedes zeitverzögert wird. Erweist sich das Steuersignal als korrekt, wird das Stellglied angesteuert, andernfalls wird das Steuersignal unterdrückt.

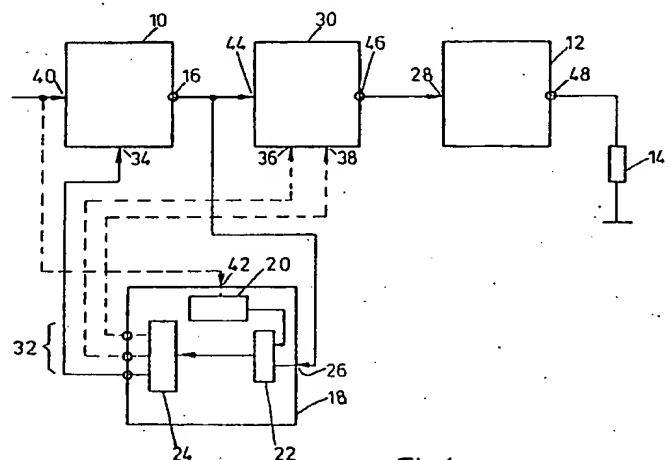


Fig.1

DE 3639065 A1

## Patentansprüche

1. Verfahren zur Überwachung rechnergesteuerter Stellglieder, insbesondere für Sicherheitseinrichtungen in Kraftfahrzeugen (z. B. Antiblockiersysteme, air bags oder Gurtstrammer), bestehend aus einem Prozeßrechner und eine von diesem angesteuerten elektronischen Stellglied, dadurch gekennzeichnet, daß am Ausgang des Rechners Signalproben eines zur Steuerung des Stellgliedes vorgesehenen Steuersignals entnommen und einer Auswerteschaltung zugeführt werden, daß die Signalproben fortlaufend innerhalb vorgegebener Zeitspannen mit Sollwerten verglichen und bei Abweichungen das Ausgangssignal des Rechners korrigiert wird, und daß das zur Steuerung vorgesehene Steuersignal nur bei Koinzidenz zwischen den Signalproben und den Sollwerten an das Stellglied übermittelt wird.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß das zur Steuerung des Stellgliedes vorgesehene Steuersignal zwischengespeichert und nach Ablauf der Prüf- und Korrekturzeitspanne bei Koinzidenz zwischen den Signalproben und den Sollwerten an das Stellglied übermittelt wird.
3. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß das zur Steuerung des Stellgliedes vorgesehene Steuersignal unter einer um wenigstens den Betrag der Prüf- und Korrekturzeitspanne verlängerten Laufzeit an das Stellglied übermittelt wird und bei Abweichungen der Signalproben von den Sollwerten unverzüglich unterdrückt wird.
4. Verfahren nach Anspruch 3, dadurch gekennzeichnet, daß ein erstes Steuersignal in Form eines Potentialsprungs erzeugt wird, das Steuersignal integriert und das Integral kontinuierlich mit einem Referenzwert verglichen wird und das bei Erreichen des Referenzwertes ein zweites Steuersignal in Form eines Potentialsprungs erzeugt und direkt an das Stellglied übermittelt wird und das zur Unterdrückung des zweiten Steuersignals der Potentialsprung des ersten Steuersignals rückgängig gemacht wird, bevor sein Integral den Referenzwert erreicht hat.
5. Schaltungsanordnung zur Überwachung rechnergesteuerter Stellglieder, insbesondere für Sicherheitseinrichtungen in Kraftfahrzeugen (z. B. Antiblockiersysteme, air bags oder Gurtstrammer), bestehend aus einem Prozeßrechner (10) und einem von diesem angesteuerten elektronischen Stellglied (12) dadurch gekennzeichnet, daß eine mit dem Ausgang (16) des Rechners (10) verbundene Auswerteschaltung (18) vorgesehen ist, die einen Sollwertgeber (20), einen vom Sollwertgeber (29) und dem Prozeßrechner (10) ansteuerbaren Vergleich (22) sowie einen von dem Vergleich (22) angesteuerten Schaltsignalgenerator (24) umfaßt, daß zwischen dem Ausgang (16) des Rechners (10) und dem Steuereingang (28) des Stellgliedes (12) eine Zeitverzögerungsschaltung (30) angeordnet ist und daß ein Ausgang (32) der Auswerteschaltung (18) mit einem Korrektursteuereingang (34) des Rechners (10) und/oder mit einem Freigabe- (36) und/oder Rücksetzeingang (38) der Zeitverzögerungsschaltung (30) verbunden ist.
6. Schaltungsanordnung nach Anspruch 5, dadurch gekennzeichnet, daß die Zeitverzögerungsschaltung ein Schreib-Lesespeicher (30) ist und der Aus-

- gang (32) der Auswerteschaltung (18) mit dem Korrektursteuereingang (34) des Rechners (10) und mit dem Freigabeeingang (36) und Rücksetzeingang (38) des Speichers (30) verbunden ist.
7. Schaltungsanordnung nach Anspruch 5, dadurch gekennzeichnet, daß die Zeitverzögerungsschaltung ein Schieberegister (30) ist und der Ausgang (32) der Auswerteschaltung (18) mit dem Korrektursteuereingang (34) des Rechners (10) und dem Rücksetzeingang (36) des Schieberegisters (30) verbunden ist.
8. Schaltungsanordnung nach Anspruch 5, dadurch gekennzeichnet, daß die Zeitverzögerungsschaltung eine Laufzeitleitung (30) ist und der Ausgang (32) der Auswerteschaltung (18) mit dem Korrektursteuereingang (34) des Rechners (10) und dem Rücksetzeingang (36) der Laufzeitleitung (30) verbunden ist.
9. Schaltungsanordnung nach Anspruch 5, dadurch gekennzeichnet, daß die Zeitverzögerungsschaltung (30) einen Sollwertgeber (50), einen Integrator (52) und einen mit dem Sollwertgeber (50) und dem Integrator (52) verbundenen Vergleich (54) umfaßt und der Ausgang (32) der Auswerteschaltung (18) mit dem Korrektursteuereingang (34) des Rechners (10) verbunden ist.
10. Schaltungsanordnung nach Anspruch 9, dadurch gekennzeichnet, daß der Sollwertgeber (50) ein zwischen einer Referenzspannungsquelle (56) und Bezugspotential (58) liegender Spannungsteiler aus zwei in Reihe geschalteten Widerständen (60, 62), daß der Integrator (52) ein in Reihe zwischen dem Eingang (44) der Zeitverzögerungsschaltung (30) und dem einen Eingang (64) des Vergleichers (54) liegender Tiefpaß aus einem Widerstand (66) und einem Kondensator (68) ist, wobei der Kondensator (68) mit einem Anschluß an der Referenzspannungsquelle (56) liegt, und daß der Vergleich (54) ein Operationsverstärker (54) ist, dessen nichtinvertierender Eingang (64) mit dem Tiefpaß (52) und dessen invertierender Eingang (70) mit dem Teilerabgriff (72) des Spannungsteilers (60, 62) verbunden ist.
11. Schaltungsanordnung nach Anspruch 9 oder 10, dadurch gekennzeichnet, daß der Vergleich (54) einen offenen Kollektorausgang (76) (Open Collector) aufweist.
12. Schaltungsanordnung nach einem der Ansprüche 9 – 11, dadurch gekennzeichnet, daß der Vergleich (54) eine Mitkopplung über ein Differenzierglied (74) aufweist.
13. Schaltungsanordnung nach Anspruch 12, dadurch gekennzeichnet, daß das Differenzierglied (74) aus einem zwischen dem Ausgang (76) und dem nichtinvertierenden Eingang (64) des Vergleichers (54) angeordneten Kondensator (78) und einem zwischen dem nichtinvertierenden Eingang (64) und der Referenzspannungsquelle (56) angeordneten Widerstand (80) besteht.
14. Schaltungsanordnung nach einem der Ansprüche 5 – 13, dadurch gekennzeichnet, daß das Stellglied (12) ein mit einer komplementären Treiberstufe (82) aufgebauter Emitterfolger (84) ist.

## Beschreibung

Die Erfindung betrifft ein Verfahren zur Überwachung rechnergesteuerter Stellglieder, insbesondere für

Sicherheitseinrichtungen in Kraftfahrzeugen (z. B. Antilockiersysteme, air bags oder Gurtstrammer), bestehend aus einem Prozeßrechner und einem von diesem angesteuerten elektronischen Stellglied.

Stellglieder werden in allen Bereichen der Steuerungs- und Regelungstechnik eingesetzt. Zur Funktionsüberwachung waren bisher optische oder akustische Signalegeber sowie analog anzeigende Instrumente mit besonders markierten Gefahrenbereichen gebräuchlich.

Im Zuge komplizierterer und schnellerer Steuerungs- und Regelungsvorgänge werden zur Ansteuerung von Stellgliedern zunehmend Prozeßrechner eingesetzt. Diese sind am ehesten in der Lage, die umfangreichen Datenmengen zu verarbeiten, aus denen die Stellgrößen abgeleitet werden. Da derartige Rechner auch im Normalbetrieb äußeren Störungen, wie Funkstörungen durch Sendeantennen, elektrischen Entladungen oder Schaltimpulsen auf Leitungsnetzen unterworfen sein können, ist eine Funktionsüberwachung erforderlich.

Gerade bei sicherheitsrelevanten Anlagen aber sind die bekannten Maßnahmen zur Funktionsüberwachung nicht ausreichend. Dies wird besonders am Beispiel passiver Rückhaltesysteme mit aufblasbaren Gaskissen (air bags) für Kraftfahrzeuge deutlich.

Mit diesen Rückhaltesystemen sollen die Fahrzeuginsassen beim Aufprall des Fahrzeugs auf ein Hindernis vor Verletzungen geschützt werden, die durch den Aufprall ihrer Körper auf Teile des Fahrgastraums verursacht werden können. Dies geschieht, indem kurz nach dem Aufprall des Fahrzeugs durch elektrisch gezündete Gaspatronen aufgeblasene Gaskissen schützend zwischen die Fahrzeuginsassen und die Teile des Fahrgastraums ausgebreitet werden.

Bei diesem Rückhaltesystem werden von Prozeßrechnern laufend die Verzögerungs- und Beschleunigungswerte des Fahrzeugs erfaßt. Beim Aufprall des Fahrzeugs auf ein Hindernis verlaufen diese Werte in Form einer Minima und Maxima aufweisenden Kurve (Crash Kurve). Der Auslösezeitpunkt für das Rückhaltesystem muß dann in einem durch Versuche vorher bestimmten exakten Zeitpunkt erfolgen. Der Forderung nach einem wirksamen Ansprechen des Rückhaltesystems steht mit gleicher Gewichtung der sichere Schutz vor einer fehlerhaften Auslösung gegenüber. Anderenfalls könnten durch Sichtbehinderung oder durch Erschrecken des Fahrers erhebliche Folgeschäden entstehen.

Die bisher gebräuchlichen Überwachungsmaßnahmen sind nicht in der Lage, eine fehlerhafte Auslösung zu verhindern. In demselben Moment, in dem dieser einen Störfall in Form einer fehlerhaften Auslösung anzeigen könnten, wären die Gaspatronen bereits irreversibel gezündet und der Aufblasvorgang könnte nicht mehr unterdrückt werden.

Auch auf anderen Gebieten, die nicht im sicherheitsrelevanten Bereich liegen, z. B. rechnergesteuerte Werkzeugmaschinen, können Störfälle der genannten Art erhebliche Schäden verursachen.

Der Erfindung liegt die Aufgabe zugrunde, ein Verfahren zur Überwachung rechnergesteuerter Stellglieder zu schaffen, bei dem Störfälle rechtzeitig vor Abgabe von Stellbefehlen erkannt und so fehlerhafte Stellbefehle verhindert werden können.

Diese Aufgabe wird bei einem Verfahren zur Überwachung rechnergesteuerter Stellglieder nach dem Oberbegriff des Anspruchs 1 durch die im kennzeichnenden Teil angegebenen Merkmale gelöst.

Durch den fortlaufenden Vergleich der Signalproben

mit Sollwerten wird die Information über die Richtigkeit der vom Prozeßrechner aus den verarbeiteten Daten ermittelten Ergebnisse ständig aktualisiert. Auf diese Weise ist eine Korrektur der Ergebnisse oder eine Unterdrückung fehlerhafter Steuersignale aufgrund falscher Ergebnisse zum frühestmöglichen Zeitpunkt gegeben.

Das Stellglied mit dem zur Steuerung vorgesehenen Steuersignal, das der Prozeßrechner aufgrund der Ergebnisse der verarbeiteten Daten erzeugt hat, wird nicht sofort angesteuert. Vielmehr wird noch das Ergebnis der Prüfung abgewartet. Nach abgeschlossener Prüfung wird dann eine Entscheidung herbeigeführt, ob eine Korrektur erforderlich ist oder ob das Steuersignal unverändert zur Ansteuerung des Stellgliedes verwendet werden kann. Im ersten Fall wird das Steuersignal nicht zur Ansteuerung des Stellgliedes verwendet und stattdessen ein weiterer Rechenzyklus abgewartet. Im zweiten Fall erfolgt die Ansteuerung des Stellgliedes sofort nach der Entscheidung.

Unter der Voraussetzung, daß bei der Prüfung der Signalproben Abweichungen von Sollwerten festgestellt werden, ist mit diesem Verfahren ein sicherer Schutz vor fehlerhaften Stellbefehlen möglich.

Bei richtigen Steuerbefehlen erfolgt zwar eine verzögerte Ansteuerung des Stellgliedes, durch die ständig aktualisierte Information über die Richtigkeit der Ergebnisse des Prozeßrechners ist die Verzögerung aber sehr gering und kann durch Schaltungs- oder Programmmaßnahmen so bemessen werden, daß die Funktionsweise einer mit einem Rechner gesteuerten Stellglied ausgerüsteten Anlage nicht beeinträchtigt wird.

Die Zuverlässigkeit der Prüfung durch Vergleich der Signalproben des vorgesehenen Steuersignals mit Sollwerten hängt von der Art der gewonnenen Sollwerte ab. Die höchste Zuverlässigkeit wird erreicht, wenn die gesamte Datenverarbeitung, die im Prozeßrechner erfolgt, in einem zweiten Rechner nachvollzogen wird. Die Wahrscheinlichkeit, daß äußere Störungen hier zu gleichen Fehlern führen, die sich später gegenseitig aufheben, ist äußerst gering. Außerdem lassen sich Abweichungen sofort ermitteln und die Zeit für die Verzögerung der Ansteuerung der Stellglieder wird klein bemessen.

Weniger Aufwand erfordert die Prüfung von Signalproben mit Sollwerten auf der Basis von Zwischenergebnissen. Allerdings sind hier auch die Zeitspannen zwischen den Prüfzyklen länger, wodurch auch die Verzögerung der Ansteuerung der Stellglieder größer wird.

Am einfachsten ist die Überprüfung der Signalproben mittels mitverarbeiteter Prüfwerte, die auf Plausibilität mit statischen Signalen erfolgen kann.

Wenn die Zeit für einen Rechenzyklus des Prozeßrechners, in der aus den zur Verfügung stehenden Daten jeweils ein Ergebnis ermittelt wird, klein gegenüber einer maximal zulässigen Verzögerungszeit für die Ansteuerung des Stellgliedes ist, kann die Prüfung sich auch auf das Endergebnis beschränken und bei jedem Rechenzyklus wiederholt werden.

Bei einer Weiterbildung des erfindungsgemäßen Verfahrens wird das zur Steuerung des Stellgliedes vorgesehene Steuersignal zwischengespeichert und nach Ablauf der Prüf- und Korrekturzeitspanne bei Koinzidenz zwischen den Signalproben und den Sollwerten an das Stellglied übermittelt. Mit diesen Verfahrensschritten kann die Verzögerungszeit beliebig gesteuert werden. Damit läßt sie sich auch von Fall zu Fall unterschiedlich langen Prüf- und Korrekturzeiten anpassen und so auf

die jeweils kürzest mögliche Zeitdauer beschränken. Unabhängig von der gewählten Zeitdauer bleiben die Steuersignale unverfälscht.

In einer ersten Abwandlung der vorhergehenden Verfahrensschritte werden die zur Steuerung des Stellglieds vorgesehenen Steuersignale unter einer um wenigstens den Betrag der Prüf- und Korrekturzeitspanne verlängerten Laufzeit an das Stellglied übermittelt und bei Abweichungen der Signalproben von den Sollwerten unverzüglich unterdrückt.

Diese Alternative bietet ebenfalls die Möglichkeit, Steuersignale unverändert mit sehr hoher Genauigkeit zeitlich zu verzögern. Gegenüber den vorgenannten Verfahrensschritten kommt die Ausgestaltung mit weniger Steuerbefehlen aus.

In einer zweiten Abwandlung wird ein erstes Steuersignal in Form eines Potentialsprungs erzeugt. Dieses wird integriert und das Integral kontinuierlich mit einem Referenzwert verglichen. Bei Erreichen des Referenzwertes wird ein zweites Steuersignal in Form eines Potentialsprungs erzeugt und direkt an das Stellglied übermittelt. Zur Unterdrückung des zweiten Steuersignals wird der Potentialsprung des ersten Steuersignals rückgängig gemacht, bevor sein Integral seinen Referenzwert erreicht hat.

Diese Verfahrensschritte lassen sich mit geringen schaltungstechnischen Maßnahmen realisieren. Bei kurzen Verzögerungszeiten, wie sie angesichts der hohen Rechengeschwindigkeiten üblicher Prozeßrechner ausreichend sind, läßt sich auch eine vorgegebene Verzögerungszeit ausreichend genau einhalten. Gegenüber den vorgenannten Alternativen kommt dieses Verfahren ohne Steuerleitung zur Beeinflussung der Verzögerungsschaltung aus. Es genügt vielmehr, den Potentialsprung des ersten Steuersignals rechtzeitig rückgängig zu machen. Im Hinblick auf die Störanfälligkeit von Prozeßrechnern ist die Anzahl von Daten und Steuerleitungen so gering wie möglich zu halten. Diese Ausgestaltung ist deshalb besonders unempfindlich gegen Störungen.

Die Erfindung betrifft ferner eine Schaltungsanordnung zur Überwachung rechnergesteuerter Stellglieder, insbesondere für Sicherheitseinrichtungen in Kraftfahrzeugen (z. B. Antiblockiersysteme, air bags oder Gurtstrammer), bestehend aus einem Prozeßrechner und einem von diesem angesteuerten elektronischen Stellglied.

Diesbezüglich liegt hier die Aufgabe zugrunde, eine Schaltungsanordnung zur Überwachung rechnergesteuerter Stellglieder zu schaffen, mit der Störfälle rechtzeitig vor Abgabe von Stellbefehlen erkannt und so fehlerhafte Stellbefehle verhindert werden können.

Gelöst wird diese Aufgabe bei einer Schaltungsanordnung zur Überwachung rechnergesteuerter Stellglieder nach dem Oberbegriff des Anspruchs 5 mit dem im kennzeichnenden Teil angegebenen Merkmal.

Die Auswerteschaltung dient dem fortlaufenden Vergleich der Signalproben des vorgesehenen Steuersignals mit Sollwerten. Dazu ist in der Auswerteschaltung ein Vergleich vorgesehen, dem sowohl Signalproben vom Ausgang des Rechners als auch Sollwerte eines Sollwertgebers zugeführt werden. Der Sollwertgeber kann seine Sollwerte aus denselben Daten gewinnen, die dem Prozeßrechner zur Verfügung stehen, ferner aus Zwischenergebnissen oder aus fest vorgegebenen Plausibilitätsbeziehungen mit Prüfsignalen.

Bei Abweichung der Signalproben von den Sollwerten wird ein Schaltsignalgenerator erregt, der am Aus-

gang der Auswerteschaltung ein Korrektursignal und/oder Freigabe- oder Rücksetzsignale erzeugt. Diese Signale gelangen zum Prozeßrechner und gegebenenfalls zu einer Zeitverzögerungsschaltung.

Diese Zeitverzögerungsschaltung zwischen dem Ausgang des Prozeßrechners und dem Eingang des Stellgliedes dient dazu, Steuersignale erst dann an den Eingang des Stellgliedes anzulegen, wenn feststeht, daß die Auswerteschaltung eine Übereinstimmung der Signalproben mit den Sollwerten (Koinzidenz) ermittelt hat.

Die erfindungsgemäße Schaltungsanordnung vereinigt die Gewährleistung einer sicheren Verhinderung von fehlerhaften Stellbefehlen mit einer möglichst geringen Signalverzögerung, da die Möglichkeit besteht, aufgrund der ständig aktualisierten Informationen über die Richtigkeit der Ergebnisse, den Rechner zum schnellstmöglichen Zeitpunkt zu korrigieren und so auf unnötige Zeitreserven zu verzichten.

Bei einer Weiterbildung der erfindungsgemäßen Schaltungsanordnung ist die Zeitverzögerungsschaltung ein Schreib-Lesespeicher und der Ausgang der Auswerteschaltung ist mit dem Korrektursteuereingang des Rechners und mit dem Freigabe- und Rücksetzeingang des Speichers verbunden.

Diese Maßnahme gestattet eine beliebige Steuerung der Länge der Verzögerungszeit. Diese läßt sich somit von Fall zu Fall unterschiedlich langen Prüf- und Korrekturzeiten anpassen. Ferner bleiben die Steuersignale unverfälscht.

Bei einer ersten Abwandlung der vor erwähnten Schaltungsanordnung ist die Zeitverzögerungsschaltung ein Schieberegister und der Ausgang der Auswerteschaltung ist mit dem Korrektursteuereingang des Rechners und dem Rücksetzeingang des Schieberegisters verbunden.

Auch hier bleiben die Steuersignale unverfälscht. Die Verzögerungszeiten lassen sich durch exakte Taktsteuerung sehr genau einhalten. Durch vorgeschaltete Frequenzteiler sind auch stufige Änderungen der Verzögerungszeit realisierbar. Außerdem wird eine einfachere Ansteuerung ermöglicht, da eine Freigabesteuerleitung entfallen kann.

Bei einer zweiten Abwandlung ist die Zeitverzögerungsschaltung eine Laufzeitleitung und der Ausgang der Auswerteschaltung ist mit dem Korrektursteuereingang des Rechners und dem Rücksetzeingang der Laufzeitleitung verbunden.

Auch hier bleiben bei kurzen Verzögerungszeiten die Steuersignale praktisch unverfälscht. Es lassen sich auch die Zeitverzögerungen sehr präzise einhalten. Allerdings besteht die Möglichkeit einer Steuerung der Verzögerungszeit nicht ohne zusätzliche Maßnahme. Auch hier wird die Ansteuerung vereinfacht, da eine Freigabesteuerleitung entfallen kann. Die erforderliche Rücksetzleitung dient hier dazu, ein am Ende der Laufzeitleitung angelangtes, unerwünschtes Steuersignal durch Steuerbefehl zu unterdrücken, z. B. durch Öffnen eines Schalters zwischen dem Ausgang der Verzögerungsleitung und dem Eingang des Stellgliedes.

Schließlich ist bei einer dritten Abwandlung der Ausgestaltung der erfindungsgemäßen Schaltungsanordnung vorgesehen, daß die Zeitverzögerungsschaltung aus einem Sollwertgeber, einem Integrator und einem mit dem Sollwertgeber und dem Integrator verbundenen Vergleich besteht, und daß der Ausgang der Auswerteschaltung mit dem Korrektursteuereingang des Rechners verbunden ist.

Der erforderliche schaltungstechnische Aufwand ist

hierbei sehr gering. Damit ist auch der benötigte Bauplatz klein, was für bestimmte Anwendungsfälle ein wesentliches Kriterium sein kann. Aufgrund der geringen Anzahl der benötigten Bauelemente ist auch die gesamte Ausfallwahrscheinlichkeit gering. Dies kommt besonders rechnergesteuerten Stellgliedern für sicherheitsrelevante Anlagen zugute.

Für kleine Verzögerungszeiten, wie sie bei üblichen Prozeßrechnern genügen, bietet die Alternativlösung eine ausreichende Genauigkeit der Zeitverzögerung. Diese ergibt sich aus der Zeitkonstanten des Differenziergliedes in Verbindung mit dem Sollwert und dem Pegel des vorgesehenen Steuersignals. Ein besonderer Vorteil besteht darin, daß keine gesonderte Steuerleitung von der Auswerteschaltung benötigt wird. Vielmehr reicht es aus, das Steuersignal abzuschalten oder zu unterdrücken ehe das Integral des Steuersignals den Sollwert des Sollwertgebers erreicht hat.

Vorzugsweise ist der Sollwertgeber ein zwischen einer Referenzspannungsquelle und Bezugspotential liegender Spannungsteiler aus zwei Widerständen, der Integrator ein in Reihe zwischen dem Ausgang der Zeitverzögerungsschaltung und dem einen Eingang des Vergleichers liegender Tiefpaß aus einem Widerstand und einem Kondensator, wobei der Kondensator mit einem Anschluß an der Referenzspannungsquelle liegt. Der Vergleich ist vorzugsweise ein Operationsverstärker, dessen nichtinvertierender Eingang mit dem Tiefpaß und dessen invertierender Eingang mit dem Teilerabgriff des Spannungsteilers verbunden ist.

Die Ausgestaltung des Sollwertgebers bietet die Möglichkeit, vorhandene Referenzspannungsquellen auszunutzen. Die Anordnung des Integrators ermöglicht die Ausnutzung des steilsten Bereichs der als Sprungantwort auf einen Pegelwechsel abgegebenen Spannungsverlauf für den Vergleich zwischen dem Sollwert und dem Istwert. Dadurch ist eine ausreichend genaue Verzögerungszeit einstellbar.

Die Ausbildung des Vergleichers als Operationsverstärker gestattet bei hoher Verstärkung eine niedrige Belastung der äußeren Schaltelemente. Außerdem läßt sich ein eindeutiges zweites Steuersignal erzeugen, sobald das Integral des ersten Steuersignals den Sollwert erreicht hat.

Bei einer praktischen Ausführungsform weist der Vergleich einen offenen Kollektorausgang (Open Kollektor Ausgang) auf.

Diese Ausführung schafft günstige Voraussetzungen für die Kopplungsmöglichkeit der Zeitverzögerungsschaltung mit einem nachfolgenden Stellglied. Im Zustand vor Erreichen der Schaltschwelle, d. h. solange das Integral des ersten Steuersignals noch nicht den Sollwert erreicht hat, kann das Potential des Ausgangs der Zeitverzögerungsschaltung den Wert des Ruhepotentials des nachfolgenden Eingangs annehmen. Dadurch wird sichergestellt, daß das nachfolgende Stellglied nicht auf einen undefinierten Zwischenwert durchgesteuert wird, was sonst zusätzliche Maßnahmen zu seiner Beseitigung erfordert.

Bei einer praktischen Ausführung weist der Vergleich eine Mitkopplung über ein Differenzierglied auf.

Diese Maßnahme sorgt dafür, daß der Vergleich nach Überschreiten der Schaltschwelle voll durchschaltet und damit ein eindeutiges zweites Steuersignal an das nachfolgende Stellglied liefert. Ein dem Prellen von Kontakten ähnliches Hin- und Her-Schaltverhalten wird auf diese Weise verhindert.

Vorzugsweise umfaßt der Differenzierer einen zwei-

schen dem Ausgang und dem nichtinvertierenden Eingang des Vergleichers angeordneten Kondensator und einen zwischen dem nichtinvertierenden Eingang und der Referenzspannungsquelle angeordneten Widerstand.

Auf diese Weise wird erreicht, daß das zweite Steuersignal auch dann noch ausreichend lange den Steuereingang des Stellgliedes ansteuert, wenn zwischenzeitlich z. B. Teile des Prozeßrechners ausgefallen sind, wie es im Anwendungsbeispiel der passiven Rückhaltesysteme in Folge eines Aufpralls des Fahrzeugs auf ein Hindernis geschehen kann.

Bei einer praktischen Ausführung ist das Stellglied ein mit einer komplimentären Treiberstufe aufgebauter Emitterfolger.

Das Stellglied ist hier zur Ansteuerung niederohmiger Lasten ausgelegt. Die Ansteuerung in Verbindung mit der Treiberstufe kommt dabei mit geringen schaltungstechnischem Aufwand aus, was sich auch wieder günstig auf die Baugröße und die Zuverlässigkeit auswirkt.

Weiterbildungen und vorteilhafte Ausführungsformen der Erfindung ergeben sich aus den Ansprüchen, der weiteren Beschreibung in Verbindung mit der Zeichnung, anhand der das erfindungsgemäße Verfahren und die Schaltungsanordnung erläutert werden. In der Zeichnung zeigen:

Fig. 1 ein Blockschaltbild eines rechnergesteuerten Stellgliedes mit einer erfindungsgemäßen Auswerteschaltung und einer Zeitverzögerungsschaltung,

Fig. 2 eine praktische Ausgestaltung einer Zeitverzögerungsschaltung und eines Stellgliedes.

Fig. 1 zeigt ein rechnergesteuertes Stellglied, das einen Prozeßrechner 10, ein Stellglied 12, eine Auswerteschaltung 18 und eine Zeitverzögerungsschaltung 30 umfaßt.

Das Stellglied 12 eignet sich zur Ansteuerung eines passiven Rückhaltesystems für Kraftfahrzeuge, bei dem aufblasbare Gaskissen durch Zünden von Gaspatronen aufgeblasen und zwischen die Insassen und Teile des Fahrgastraums geschoben werden. Dementsprechend wird die vom Stellglied 12 erregte Last durch eine elektrische Zündvorrichtung einer Gaspatrone realisiert.

In dem dargestellten Blockschaltbild erhält der Prozeßrechner 10 seine Daten über ein Dateneingang 14. Ein Ausgang 16 ist sowohl mit einem Eingang 44 der Zeitverzögerungsschaltung 30 als auch mit einem Eingang 26 der Auswerteschaltung 18 verbunden. Der Ausgang 46 der Zeitverzögerungsschaltung 30 ist mit einem Eingang 28 des Stellgliedes 12 verbunden. Am Ausgang 48 des Stellgliedes 12 wiederum ist die Last 14 angeschlossen.

Der Eingang 26 der Auswerteschaltung 18 führt intern zu einem Vergleich 22, dem außerdem ein Sollwert von einem Sollwertgeber 20 zugeführt wird. Ein Ausgangssignal des Vergleichers gelangt intern zu einem Schaltsignalgenerator 24. Die erzeugten Schaltsignale gelangen über einen Eingang 32, der mehrkanalig ausgeführt sein kann an einen Korrektursteuereingang 34 des Rechners 10 und gegebenenfalls an einen Freigabeingang 36 und einen Rücksetzeingang 38 der Zeitverzögerungsschaltung 30.

Der Sollwertgeber erhält gegebenenfalls Signale über einen Sollwerteingang 42, der mit der gleichen Datenleitung wie der Dateneingang 40 des Rechners verbunden ist.

Bei einer praktischen Ausführung kann die Auswerteschaltung durch einen weiteren Prozeßrechner gebildet

sein, in welchem die hier aufgeführten Funktionsblöcke 20, 22 und 24 durch Programmschritte realisiert sind.

Die Zeitverzögerungsschaltung kann wahlweise als Schreib-Lese-Speicher, Schieberegister, Laufzeitleitung oder als Vergleicher mit Integrator und Sollwertgeber ausgebildet sein. Je nach Ausbildung sind entweder beide Steuereingänge 36, 38, z. B. beim Schreib-Lese-Speicher, nur der Rücksetzeingang 38 beim Schieberegister und der Laufzeitleitung oder kein Steuereingang bei der Vergleicherlösung erforderlich.

Im normalen Betrieb der Anordnung werden dem Rechner über einen Dateneingang 40 laufend Daten zugeführt, aus denen er Steuersignale zur Ansteuerung des Stellgliedes 12 ermittelt. Erscheint am Ausgang 16 ein solches Steuersignal, so gelangt es zum Eingang 44 der Zeitverzögerungsschaltung 30, wo es zunächst gespeichert wird.

Gleichzeitig gelangt das Steuersignal auch an den Eingang 26 der Auswerteschaltung 18. Hier wird es im Vergleicher 22 mit einem vom Sollwertgeber 20 bereitgehaltenen Sollwert verglichen. Der Sollwertgeber kann z. B. die Rechenoperationen des Prozeßrechners 10 vollständig nachvollziehen. Dazu werden ihm die gleichen Daten wie dem Rechner 10 zugeführt. Dies ist durch die gestrichelte Linie zum Sollwerteingang 42 angedeutet.

Alternativ kann er aber auch Festwerte ausgeben, die nach Plausibilitätskriterien mit den Signalproben verglichen werden. In diesem Fall könnte die Leitung zum Sollwerteingang 42 entfallen.

Wird durch den Vergleicher 22 die Übereinstimmung der Signale festgestellt, so gibt der Schaltsignalgenerator an den Ausgang 32 gegebenenfalls ein Freigabesignal an den Freigabeeingang 36. Dieses Signal ist bei einem Schreib-Lese-Speicher als Verzögerungsschaltung erforderlich. Daraufhin wird das Steuersignal auf den Eingang 28 des Stellglieds 12 übertragen, worauf der Stellbefehl ausgeführt wird.

Handelt es sich bei der Zeitverzögerungsschaltung 30 um ein Schieberegister, eine Laufzeitleitung oder einen Vergleicher mit Sollwertgeber und Integrator, so ist kein Freigabesignal erforderlich. Das Steuersignal durchläuft vielmehr die Schaltung 30 während die Auswerteschaltung 18 die Koinzidenz der Signalproben mit den Sollwerten prüft. Die Zeitverzögerung ist dabei so bemessen, daß sie mindestens so groß ist, wie die für die Prüfung und gegebenenfalls Korrektur benötigte Zeitspanne. Nach Abschluß der Prüfung gelangt das Steuersignal dann automatisch an den Eingang 28 des Stellgliedes 12.

Wird eine Abweichung zwischen den Signalproben und dem Sollwert ermittelt, so erzeugt der Schaltsignalgenerator am Ausgang 32 ein Korrektursignal, z. B. in Form eines Rücksetzbefehls, das den Korrektursteuereingang 34 des Rechners 10 zugeführt wird. Das Steuersignal am Ausgang 16 des Rechners 10 wird daraufhin gelöscht. Ist die Zeitverzögerungsschaltung ein Schreib-Lese-Speicher, ein Schieberegister oder eine Laufzeitleitung, so wird auch ein Rücksetzsignal an den Rücksetzeingang 38 gegeben, worauf das Steuersignal vor Erreichen des Eingangs 28 gelöscht oder unterdrückt wird.

Ist die Zeitverzögerungsschaltung 30 ein Vergleicher mit einem Sollwertgeber und einem Integrator, so reicht die Löschung des Steuersignals am Ausgang 16 des Rechners 10 aus, die zeitverzögerte Ansteuerung des Eingang 28 des Stellglieds 12 zu verhindern.

Fig. 2 zeigt ein Ausführungsbeispiel der Zeitverzöge-

rungsschaltung 30 und des Stellglieds 12.

Die Zeitverzögerungsschaltung besteht aus einem Sollwertgeber 50 einem Integrator 52 und einem Vergleicher 54. Schließlich ist noch ein Differenzierer 74 vorgesehen.

Der Sollwertgeber 50 seinerseits besteht aus einem Spannungsteiler mit den Widerständen 60 und 62. Diese liegen zwischen einer Referenzspannungsquelle 56 und Bezugspotential 58. An einem Teilerabgriff 72 wird der Sollwert abgegriffen und dem invertierenden Eingang 70 des als Operationsverstärker 54 ausgeführten Vergleicher zugeführt.

Der Integrator 52 besteht aus einem Tiefpaß aus dem Widerstand 66, der zwischen dem Eingang 44 und dem nichtinvertierenden Eingang 64 des Operationsverstärkers 54 liegt sowie aus einem Kondensator 68 zwischen dem nichtinvertierenden Eingang 64 und der Referenzspannungsquelle 56.

Der zusätzlich vorgesehene Differenzierer 74 ist ein Hochpaß, bestehend aus einem Kondensator 78 zwischen dem Ausgang 76 des Operationsverstärkers 54 und dem nichtinvertierenden Eingang 64 und aus einem Widerstand 80, welcher zwischen dem nichtinvertierenden Eingang 64 und der Referenzspannungsquelle 56 liegt.

Das Stellglied umfaßt einen Emitterfolger 84, bestehend aus einem Transistor, dessen Kollektor an einer Versorgungsspannungsquelle 86 angeschaltet ist und dessen Emitter mit dem Ausgang 48 verbunden ist. Die Basis des Emitterfolgers 84 ist mit dem Kollektor einer Treiberstufe 82 verbunden. Der Emitter liegt an der Versorgungsspannungsquelle 86. Die Basis liegt über einen Widerstand 88 ebenfalls an der Versorgungsspannungsquelle 86 und über einen Widerstand 90 am Eingang 28.

Gelangt auf den Eingang 44 der Verzögerungsschaltung 30 ein erstes Steuersignal in Form eines Potentialsprungs, so wird über den Widerstand 66 der Kondensator 68 aufgeladen. Entsprechend der Zeitkonstanten dieser Widerstand-Kondensator-Kombination wird nach einem bestimmten Zeitraum am nichtinvertierenden Eingang 64 ein solches Potential erreicht, das dem Potential des am Abgriff 72 entnommenen und dem invertierenden Eingang 70 zugeführten entspricht. Nach Überschreiten dieser Schwelle ändert sich das Potential am Ausgang 76 des Operationsverstärkers 54 und ebenfalls am Ausgang 46 der Zeitverzögerungsschaltung 30 in Gestalt eines zweiten Steuersignals.

Da der Ausgang 76 des Operationsverstärkers 54 als offener Kollektor ausgebildet ist, konnte vor Eintritt dieses Ereignisses das Potential an der Basis des Treibers 82 durch den Widerstand 88 auf das Potential der Versorgungsspannungsquelle 86 gezogen werden.

Durch das zweite Steuersignal wird die Basis nun über den Widerstand 90 angesteuert und schaltet den Treiber 82 sowie anschließend den Emitterfolger 84 durch.

Durch den Kondensator 78 des Differenzierers 74 wird bei Potentialwechsel am Ausgang 76 ein gleiches Potential auf den nichtinvertierenden Eingang 64 angelegt. Dieses beschleunigt den Schaltvorgang. Der Widerstand 80 ist so bemessen, daß nach Umschalten noch ein ausreichend langes zweites Steuersignal erzeugt wird, selbst wenn sich das erste Steuersignal aufgrund besonderer Umstände ändert.

Ändert sich das Steuersignal am Eingang 44 ehe sein Integral den Sollwert am invertierenden Eingang 70 erreicht hat, so schaltet der Operationsverstärker 54 das



Ausgangspotential nicht um. Auf diese Weise wird die Erzeugung eines zweiten Steuersignals und damit die Ansteuerung des Stellgliedes unterdrückt.

5

10

15

20

25

30

35

40

45

50

55

60

65

- Leerseite -

3639065

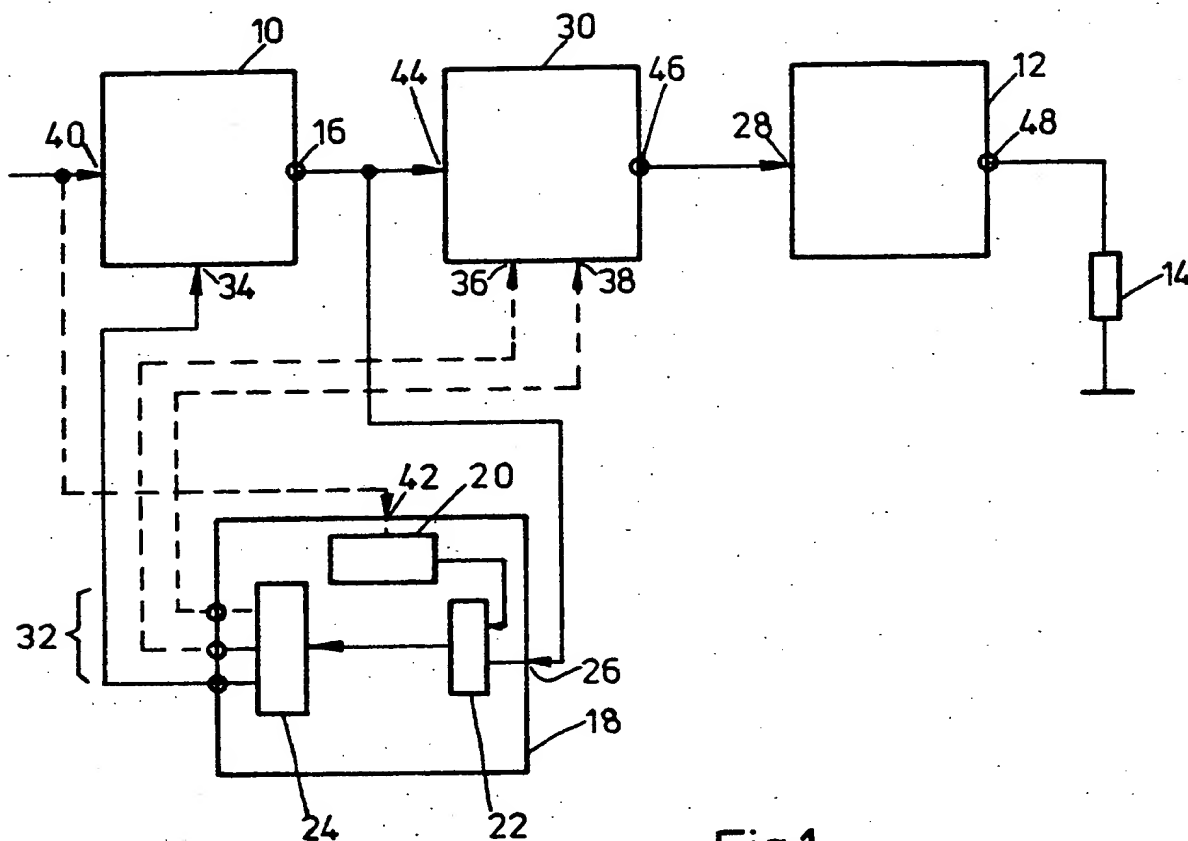


Fig.1

3639065

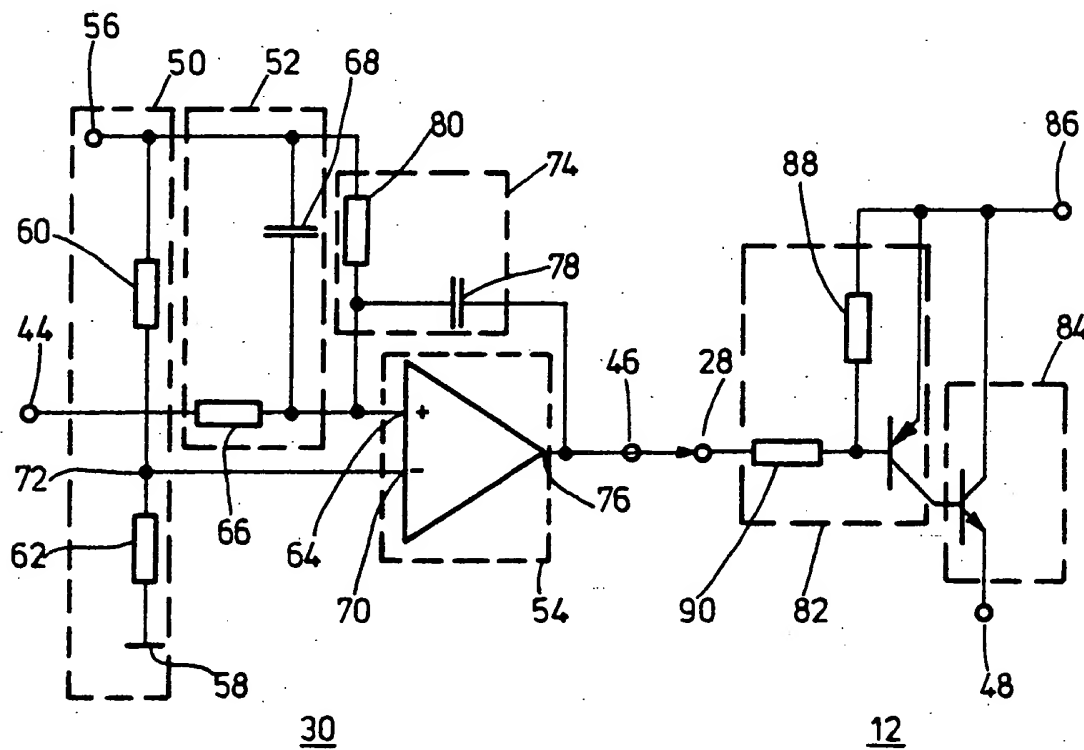


Fig. 2